



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 28 JAN. 2004

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

THIS PAGE BLANK (USPTO)



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

1^{er} dépôt

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**
Code de la propriété intellectuelle-Livre VI



REQUÊTE EN DÉLIVRANCE 1/2

Réservé à
L'INPI

Cet imprimé est à remplir lisiblement à l'encre noire

REMISE DES PIÈCES DATE 19 FEV 2003 LIEU 38 INPI GRENOBLE N° D'ENREGISTREMENT 0302035 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE 19 FEV. 2003 PAR L'INPI		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Cabinet Michel de Beaumont 1 rue Champollion 38000 GRENOBLE	
Vos références pour ce dossier (facultatif) B5879			
Confirmation d'un dépôt par télécopie <input type="checkbox"/>		N° attribué par l'INPI à la télécopie	
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de Brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale ou demande de certificat d'utilité initiale		N° Date / /	
Transformation d'une demande de brevet européen		N° Date / /	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) DISPOSITIF ÉLECTRONIQUE ET PROCÉDÉ SÉCURISÉS DE MESURE DU TEMPS			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date Pays ou organisation Date / / Pays ou organisation Date / / <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé "Suite"	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé "Suite"	
Nom ou dénomination sociale		STMicroelectronics SA	
Prénoms			
Forme juridique		Société anonyme	
N° SIREN			
Code APE-NAF			
ADRESSE		29, Boulevard Romain Rolland	
Rue			
Code postal et ville		92120 MONTROUGE	
Pays		FRANCE	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

Réservé à
 L'INPI

REMISE DES PIÈCES

DATE **19 FEV 2003**LIEU **38 INPI GRENOBLE**N° D'ENREGISTREMENT **0302035**

NATIONAL ATTRIBUÉ PAR L'INPI

Vos références pour ce dossier :

(facultatif) B5879

6 MANDATAIRE

Nom

Prénom

Cabinet ou Société

Cabinet Michel de Beaumont

N° de pouvoir permanent et/ou
de lien contractuel

ADRESSE

Rue

1 Rue Champollion

Code postal et ville

38000

GRENOBLE

N° de téléphone (facultatif)

04.76.51.84.51

N° de télécopie (facultatif)

04.76.44.62.54

Adresse électronique (facultatif)

cab.beaumont@wanadoo.fr

7 INVENTEUR (S)

Les inventeurs sont les demandeurs

☐ Oui☒ Non

Dans ce cas fournir une désignation d'inventeur (s) séparée

8 RAPPORT DE RECHERCHE

Uniquement pour une demande de brevet (y compris division et transformation)

Établissement immédiat

☒

ou établissement différé

☐

Paiement échelonné de la redevance

Paiement en trois versements, uniquement pour les personnes physiques

☐ Oui☒ Non**9 RÉDUCTION DU TAUX DES REDEVANCES**

Uniquement pour les personnes physiques

☐ Requête pour la première fois pour cette invention (joindre un avis de non-imposition)☐ Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :Si vous avez utilisé l'imprimé "Suite", indiquez
le nombre de pages jointes**10 SIGNATURE DU DEMANDEUR
OU DU MANDATAIRE**
(Nom et qualité du signataire)Michel de Beaumont
Mandataire n° 92-1016VISA DE LA PREFECTURE
OU DE L'INPI

D.R.G.R.

DISPOSITIF ÉLECTRONIQUE ET PROCÉDÉ SÉCURISÉS DE MESURE DU TEMPS

La présente invention concerne de façon générale les systèmes de gestion de droits d'utilisation de fichiers numériques. On distingue essentiellement deux types de droits d'utilisation. Un premier type de droits, dits à conditions de nombre, concerne la possibilité d'utiliser un fichier numérique un nombre prédéterminé de fois. Un deuxième type de droits, dits à conditions temporelles, concerne la possibilité d'utiliser un fichier numérique pendant une durée cumulée prédéterminée ou jusqu'à une date limite prédéterminée.

10 Parmi les exemples d'application de la présente invention, on citera la gestion des droits d'utilisation de fichiers vidéo, de fichiers musicaux (MP3), radio ou de télédiffusion, etc. Les droits d'utilisation ou d'exploitation de contenus gérés par un système à conditions temporelles sont le plus
15 souvent les droits d'utilisation directs, c'est-à-dire d'écoute d'un fichier numérique audio ou de visionnement d'une séquence vidéo. D'autres droits d'exploitation comme la copie, le transfert ou l'impression de données numériques sont en général gérés
20 par les systèmes liés à des conditions de nombre plutôt qu'à des conditions temporelles. Il n'est toutefois pas exclu que certains systèmes de gestion de droits utilisent des conditions temporelles (par exemple, calendaires) pour fixer une période de

temps pendant laquelle le titulaire des droits est autorisé à copier, prêter, transférer ou imprimer un contenu numérique.

La figure 1 représente de façon très schématique et sous forme de blocs, un exemple de circuit intégré permettant une gestion de droits à conditions temporelles. Le circuit comprend un bloc fonctionnel 4 (FUNCT) permettant de lire un fichier musical mémorisé, par exemple téléchargé depuis des moyens non représentés. Le bloc 4 est un bloc synchrone qui fonctionne en cadence avec un signal d'horloge CK. La fréquence du signal CK, à partir duquel le bloc 4 produit notamment des signaux musicaux, doit avoir une grande précision. Pour cette raison, le signal CK est produit par un oscillateur à quartz 6. Dans l'état de la technique, il est impossible d'intégrer un tel oscillateur dans un circuit intégré, et l'oscillateur 6 est externe au circuit 2. Un compteur 8 (CNT1) cadencé par le signal d'horloge CK donne une mesure du temps. Le fichier musical pouvant être lu par le bloc 4 contient, par exemple, une date limite d'utilisation. Le bloc 4 comprend des moyens non représentés pour comparer la date limite d'utilisation et le contenu CNT du compteur 8, et pour permettre la lecture du fichier musical jusqu'à ce que le contenu du compteur 8 soit supérieur à la date limite d'utilisation.

La mesure du temps représentée par le contenu du compteur 8 n'est fiable que si le circuit 2 reste en fonctionnement en permanence, et reste cadencé par un signal d'horloge CK dont la fréquence ne change pas. Des moyens connus permettent de vérifier que le circuit 2 reste en fonctionnement et reçoit en permanence un signal d'horloge, afin d'interdire la lecture d'un fichier musical mémorisé après un arrêt du circuit 2 ou du signal CK.

Par contre, l'oscillateur à quartz 6 étant externe au circuit 2, il reste possible, sans arrêter le signal CK, de réduire sa fréquence entre deux utilisations du circuit 2 de manière à retarder, de manière non autorisée, l'instant auquel

le contenu du compteur 8 dépasse la date limite d'utilisation (que ce soit par un test calendaire ou par une durée maximale).

Un objet de la présente invention est de prévoir un circuit électronique comportant un moyen fiable de mesurer le
5 temps, qui ne soit pas susceptible de subir un piratage.

La présente invention vise également un procédé sécurisé de mesure du temps.

Pour atteindre ces objets, ainsi que d'autres, la présente invention prévoit un circuit intégré comprenant un premier compteur cadencé par un signal d'horloge prévu pour avoir
10 une première période et fourni par un oscillateur externe au circuit, et comprenant un deuxième compteur cadencé avec une deuxième période par un oscillateur interne au circuit, le deuxième compteur étant réinitialisé chaque fois que le contenu
15 du premier compteur est un multiple d'une première valeur prédéterminée, et un moyen pour activer un signal d'alerte lorsque le deuxième compteur atteint une deuxième valeur prédéterminée telle que le produit de la deuxième valeur prédéterminée par la deuxième période est supérieur au produit de la première valeur
20 prédéterminée par la première période.

Selon un mode de réalisation de la présente invention, le signal d'alerte est activé lorsque la période courante du signal d'horloge est supérieure à une période seuil, le produit de la deuxième valeur prédéterminée par la deuxième période
25 étant inférieur au produit de la première valeur prédéterminée par la période seuil.

Selon un mode de réalisation de la présente invention, la deuxième période est comprise entre une limite inférieure et une limite supérieure, le produit de la deuxième valeur prédéterminée par la limite inférieure étant supérieur au produit de
30 la première valeur prédéterminée par la première période et le produit de la deuxième valeur prédéterminée par la limite supérieure étant inférieur au produit de la première valeur prédéterminée par la période seuil.

Selon un mode de réalisation de la présente invention, l'oscillateur interne est constitué d'un nombre impair d'inverseurs connectés en série, la sortie du dernier inverseur étant reliée à l'entrée du premier inverseur.

5 Selon un mode de réalisation de la présente invention, le deuxième compteur est réinitialisé par un comparateur produisant un signal de réinitialisation à chaque fois que le contenu du premier compteur est un multiple de la première valeur prédéterminée.

10 Selon un mode de réalisation de la présente invention, la première valeur prédéterminée est une puissance n de 2, et le comparateur comprend une porte ET recevant sur une première entrée le bit de rang n du premier compteur et sur une deuxième entrée l'inverse de la sortie d'une bascule D, cadencée par
15 l'oscillateur à quartz et recevant ledit bit de rang n en entrée, la sortie de la porte ET produisant le signal de réinitialisation.

La présente invention vise également un circuit tel que décrit précédemment permettant de mettre en oeuvre une fonction
20 prédéterminée jusqu'à ce que le contenu du premier compteur atteigne une limite prédéterminée, ou jusqu'à ce que le signal d'alerte soit activé.

La présente invention vise également un procédé de mesure du temps au moyen d'un compteur prévu pour être cadencé
25 avec une première période par un oscillateur à quartz, comprenant les étapes suivantes :

a/ cadencer un deuxième compteur avec une deuxième période, le deuxième compteur étant prévu pour être réinitialisé chaque fois que le contenu du premier compteur est un multiple
30 d'une première valeur prédéterminée ; et

b/ activer un signal d'alerte lorsque le deuxième compteur atteint une deuxième valeur prédéterminée telle que le produit de la deuxième valeur prédéterminée par la deuxième période est supérieur au produit de la première valeur prédéterminée par la première période.
35

La présente invention vise également un procédé de gestion d'un droit limité dans le temps de mise en oeuvre d'une fonction prédéterminée consistant à mesurer le temps selon le procédé précédent jusqu'à ce que le contenu du premier compteur atteigne une limite prédéterminée, ou jusqu'à ce que le signal d'alerte soit activé.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1, décrite précédemment, représente de manière schématique un exemple de circuit intégré permettant une gestion de droits temporels d'un contenu numérique ;

la figure 2 représente, de manière schématique, un circuit intégré selon un mode de réalisation de la présente invention permettant une gestion de droits temporels d'un contenu numérique protégé contre le piratage ; et

la figure 3 représente un mode de réalisation du comparateur 16 de la figure 2.

Seuls les éléments nécessaires à la compréhension de la présente invention ont été représentés. De mêmes références désignent de mêmes éléments aux différentes figures.

La figure 2 représente, de façon très schématique et sous forme de blocs, un circuit intégré 10 selon l'invention, permettant comme le circuit 2 précédent une gestion de droits temporels concernant un fichier numérique, par exemple musical. Le circuit 10 comprend, comme le circuit 2, un bloc fonctionnel 4 (FUNCT) permettant de lire un fichier musical mémorisé et recevant un signal d'horloge CK depuis un oscillateur à quartz 6 externe, et un compteur 8 (CNT) de mesure du temps cadencé par le signal d'horloge CK. Selon la présente invention, le circuit 10 comporte un autre compteur 12 (CNT2) cadencé par un oscillateur 14 interne au circuit 2. La fréquence de l'oscillateur 14 est décrite par la suite. L'oscillateur 14 est, par

exemple, formé par un nombre impair d'inverseurs. 15 connectés en une boucle oscillante. Un premier comparateur 16 (INIT) est disposé de manière à recevoir le contenu CNT du compteur 8, et à réinitialiser le compteur 12 chaque fois que le compteur 8
5 contient un multiple d'une valeur prédéterminée N1. Un comparateur 18 (ALERT) est disposé de manière à comparer le contenu du compteur 12 à une seconde valeur prédéterminée N2, et à fournir un signal d'alerte au bloc 4 lorsque le contenu du compteur 12 dépasse la valeur N2.

10 Selon l'invention, le compteur 12, cadencé par l'oscillateur interne 14, mesure que la fréquence du signal CK ne descend pas en deçà d'une fréquence de seuil donnée. Si l'on appelle T la période réelle, ou courante, du signal CK, le comparateur 16 réinitialise le compteur 12 avec une période
15 égale à $T.N1$. Le comparateur 18 fournit un signal d'alerte au bloc 4 si le compteur 12 contient une valeur N2, c'est-à-dire après que le compteur 12 ait compté, sans être interrompu, pendant une durée égale à $T2.N2$, où T2 est la période de l'oscillateur 14.

20 Si l'on appelle T1 la période nominale du signal CK, correspondant à la fréquence du signal CK prévue pour mettre le bloc 4 en fonctionnement, et pour une période T2 donnée, les valeurs N1 et N2 sont, selon l'invention, choisies de telle manière que $T1.N1 < T2.N2$. Ainsi, tant que la période T du
25 signal CK reste inférieure à $T2.N2/N1$, le compteur 12 est toujours réinitialisé par le comparateur 16 avant d'atteindre la valeur N2 et le comparateur 18 ne produit jamais le signal d'alerte. Si par contre la fréquence du signal CK est réduite et que la période T du signal CK est telle que T est supérieure à
30 $T2.N2/N1$ (par exemple dans le cas où un pirate réduit la fréquence externe entre deux utilisations du circuit), alors le compteur 12 atteindra la valeur N2 avant d'être réinitialisé par le comparateur 16, et le comparateur 18 produira le signal d'alerte. Le bloc 4 peut être prévu pour, à la réception du
35 message d'alerte, interdire la lecture du fichier mémorisé,

émettre un message d'erreur, ou pour mettre en oeuvre toute action appropriée. Bien entendu, la fonction classique du bloc 4 de surveiller l'état du compteur 8 pour détecter un dépassement de date limite d'utilisation est, de préférence, toujours présente.

L'homme du métier notera que; plus les valeurs $T1.N1$ et $T2.N2$ sont choisies proches, plus la présente invention permet de détecter une faible variation de la fréquence du signal CK.

En pratique, la valeur $T1.N1$ peut être sensiblement inférieure à la valeur $T2.N2$ de manière à tolérer une certaine augmentation de $T1$ avant que le signal d'alerte soit produit. Si l'on appelle $T1'$ la période du signal CK à partir de laquelle on souhaite que le signal d'alerte soit produit, il découle de ce qui précède que les valeurs $N1$ et $N2$ seront choisies de telle manière que $T1'.N1 > T2.N2$, tout en vérifiant l'inégalité précédente $T1.N1 < T2.N2$.

Le compteur 12, les comparateurs 16 et 18 et l'oscillateur interne 14 selon la présente invention permettent ainsi de détecter une réduction de la fréquence, notamment à des fins de piratage, du signal d'horloge CK.

Les comparateurs 16 et 18 et l'oscillateur 14 sont intégrés dans le circuit 2, ce qui rend leur modification ou inactivation délicate voire impossible, et constitue un avantage de la présente invention.

D'autres avantages de l'invention sont que le compteur 12, les comparateurs 16 et 18 et l'oscillateur 14 sont simples à mettre en oeuvre, qu'ils occupent une surface réduite dans le circuit intégré 2 et ont une consommation de puissance négligeable.

En pratique, il est difficile de connaître la période d'un oscillateur interne tel que l'oscillateur 14 avec une grande précision. La période $T2$ de l'oscillateur 14 dépend notamment de variations du processus de fabrication du circuit intégré 2 et de la température de fonctionnement du circuit. Ainsi, la période $T2$ est comprise entre une valeur $T2'$ minimale et une valeur $T2''$ maximale, l'écart entre les périodes $T2'$ et

T2" étant, par exemple, de 20%. De préférence, les valeurs N1 et N2 seront choisies telles que $T1.N1 < T2'.N2$ et $T1'.N1 > T2''.N2$.

La figure 3 représente un mode de réalisation particulièrement avantageux du comparateur 16, dans un cas où la valeur N1 est choisie égale à une puissance n de 2. Le comparateur 16 est dans un tel cas réduit à un dispositif fournissant un signal de réinitialisation RESET du compteur 12 à chaque changement du bit de rang n du compteur 8. Le comparateur 16 comprend une porte ET 20 recevant sur une première entrée le bit CNT(n) de rang n du compteur 8 et sur une deuxième entrée l'inverse de la sortie d'une bascule D 22 cadencée par le signal CK et recevant ledit bit CNT(n) en entrée. La sortie de la porte 20 produit un signal de réinitialisation RESET actif haut du compteur 12. Le comparateur 18 peut également avoir une structure semblable si la valeur N2 est une puissance de 2.

Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, la présente invention a été décrite en relation avec un compteur 8 dont le contenu sert à mesurer le temps, mais l'homme de l'art adaptera sans difficulté l'invention à un décompteur dans lequel on vient charger une valeur correspondant à la durée du droit, le droit existant tant que le décompteur contient une valeur non nulle.

De plus, la présente invention a été décrite en relation avec des droits temporels afférents à une lecture d'un fichier musical contenant sa date limite d'utilisation, mais l'homme de l'art adaptera sans difficulté l'invention à tout droit temporel afférent à l'utilisation d'un fichier numérique d'un autre type et à tout autre droit temporel inscrit dans le fichier numérique ou communiqué au circuit par tout autre moyen.

En outre, la présente invention a été décrite en relation avec un oscillateur interne 14 formé d'un nombre impair d'inverseurs connectés en boucle, mais l'homme de l'art adaptera sans difficulté l'invention à tout type approprié d'oscillateur interne, par exemple un oscillateur de type LC ou RC.

REVENDICATIONS

1. Circuit intégré (2) comprenant un premier compteur (8) cadencé par un signal d'horloge (CK) prévu pour avoir une première période (T1) et fourni par un oscillateur (6) externe au circuit, caractérisé en ce qu'il comprend :

5 un deuxième compteur (12) cadencé avec une deuxième période (T2) par un oscillateur (14) interne au circuit, le deuxième compteur (12) étant réinitialisé chaque fois que le contenu du premier compteur est un multiple d'une première valeur prédéterminée (N1) ; et

10 un moyen (18) pour activer un signal d'alerte lorsque le deuxième compteur (12) atteint une deuxième valeur prédéterminée (N2) telle que le produit de la deuxième valeur prédéterminée par la deuxième période (T2.N2) est supérieur au produit de la première valeur prédéterminée par la première

15 période (T1.N1).

2. Circuit intégré selon la revendication 1, dans lequel le signal d'alerte est activé lorsque la période courante (T) du signal d'horloge (CK) est supérieure à une période seuil (T1'), le produit de la deuxième valeur prédéterminée par la

20 deuxième période (T2.N2) étant inférieur au produit de la première valeur prédéterminée par la période seuil (T1'.N1).

3. Circuit intégré selon la revendication 2, dans lequel la deuxième période (T2) est comprise entre une limite inférieure (T2') et une limite supérieure (T2''), le produit de

25 la deuxième valeur prédéterminée par la limite inférieure (T2'.N2) étant supérieur au produit de la première valeur prédéterminée par la première période (T1.N1) et le produit de la deuxième valeur prédéterminée par la limite supérieure (T2''.N2) étant inférieur au produit de la première valeur

30 prédéterminée par la période seuil (T1'.N1).

4. Circuit selon l'une quelconque des revendications précédentes, dans lequel l'oscillateur interne (14) est constitué d'un nombre impair d'inverseurs (15) connectés en

série, la sortie du dernier inverseur étant reliée à l'entrée du premier inverseur.

5 5. Circuit selon l'une quelconque des revendications précédentes, dans lequel le deuxième compteur (12) est réinitialisé par un comparateur (16) produisant un signal de réinitialisation (RESET) à chaque fois que le contenu du premier compteur (8) est un multiple de la première valeur prédéterminée (N1).

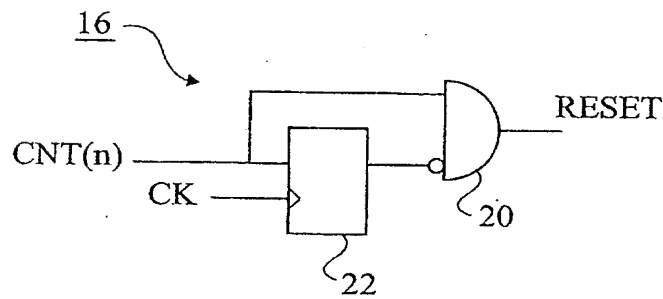
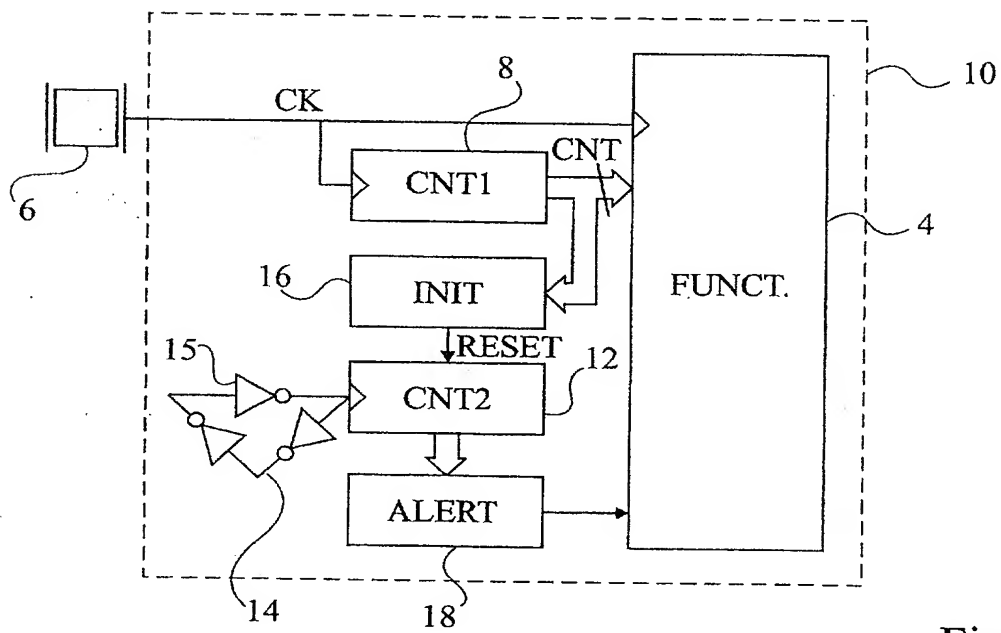
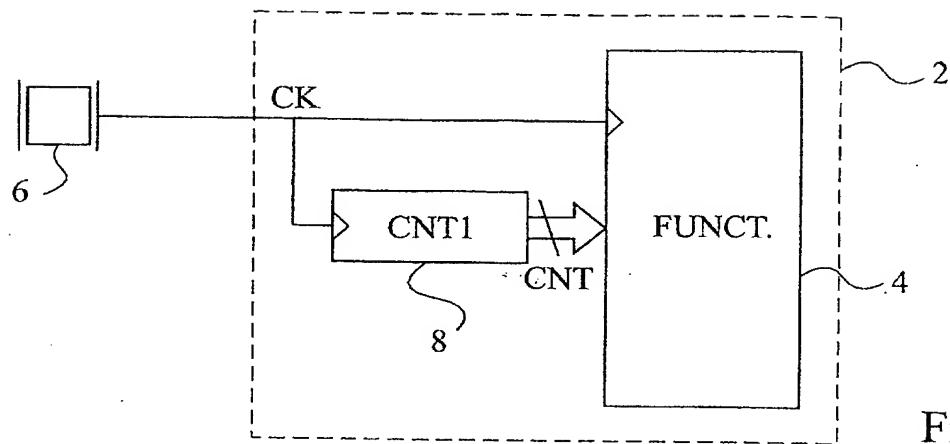
10 6. Circuit selon la revendication 5, dans lequel la première valeur prédéterminée est une puissance n de 2, et dans lequel le comparateur (16) comprend une porte ET (20) recevant sur une première entrée le bit de rang n du premier compteur (8) et sur une deuxième entrée l'inverse de la sortie d'une bascule D (22) cadencée par l'oscillateur à quartz (6) et recevant ledit
15 bit de rang n en entrée, la sortie de la porte ET (20) produisant le signal de réinitialisation (RESET).

20 7. Circuit selon l'une quelconque des revendications précédentes, permettant de mettre en oeuvre une fonction prédéterminée jusqu'à ce que le contenu du premier compteur (8) atteigne une limite prédéterminée, ou jusqu'à ce que le signal d'alerte soit activé.

25 8. Procédé de mesure du temps au moyen d'un compteur (8) prévu pour être cadencé avec une première période (T1) par un oscillateur à quartz (6), comprenant les étapes suivantes :
a/ cadencer un deuxième compteur (12) avec une deuxième période (T2), le deuxième compteur (12) étant prévu pour être réinitialisé chaque fois que le contenu (CNT) du premier compteur est un multiple d'une première valeur prédéterminée (N1) ; et

30 b/ activer un signal d'alerte lorsque le deuxième compteur (12) atteint une deuxième valeur prédéterminée (N2) telle que le produit de la deuxième valeur prédéterminée par la deuxième période (T2.N2) est supérieur au produit de la première valeur prédéterminée par la première période (T1.N1).

9.. Procédé de gestion d'un droit limité dans le temps de mise en oeuvre d'une fonction prédéterminée consistant à mesurer le temps selon le procédé de la revendication 8, jusqu'à ce que le contenu (CNT) du premier compteur (8) atteigne une
5 limite prédéterminée, ou jusqu'à ce que le signal d'alerte soit activé.





DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION,

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle-Livre VI



N° 55 -1328

DÉSIGNATION D'INVENTEUR(S) PAGE N°1/ 1

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

Vos références pour ce dossier (facultatif)		B5879	
N° D'ENREGISTREMENT NATIONAL		0302035	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
DISPOSITIF ÉLECTRONIQUE ET PROCÉDÉ SÉCURISÉS DE MESURE DU TEMPS			
LE(S) DEMANDEUR(S):			
STMicroelectronics SA			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "Page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Prénoms & Nom		William Orlando	
ADRESSE	Rue	21, Lotissement Notre Dame	
	Code postal et ville	13790	PEYNIER, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom		Jean Nicolai	
ADRESSE	Rue	9, Allée Paul Cézanne, L'Aurélienne	
	Code postal et ville	13790	CHATEAUNEUF LE ROUGE, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom			
ADRESSE	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE (S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Michel de Beaumont Mandataire n° 92-1016 Le 18 février 2003			

THIS PAGE BLANK (USPTO)